

## ⑫ 公開特許公報(A) 平4-146620

⑤Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑬公開 平成4年(1992)5月20日

H 01 L 21/302

L  
Z7353-4M  
7353-4M

審査請求 未請求 請求項の数 2 (全3頁)

⑭発明の名称 半導体基板の平坦化方法

⑯特 願 平2-269326

⑰出 願 平2(1990)10月9日

⑱発 明 者 青 山 敬 幸 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑲出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

⑳代 理 人 弁理士 青 木 朗 外4名

## 明 細 書

## 〔産業上の利用分野〕

## 1. 発明の名称

半導体基板の平坦化方法

本発明は半導体基板の平坦化法に係り、特にガスを用いた乾式法による半導体基板の平坦化法に関するものである。

## 2. 特許請求の範囲

1. HFガス、H<sub>2</sub>希釈のF<sub>2</sub>ガス、あるいはそれらを含む混合ガス中に半導体基板を暴露することを特徴とする半導体基板の平坦化法。

## 〔従来の技術〕

2. 前記暴露を、前記ガスへの紫外光の照射あるいは加熱と共に行うことを特徴とする請求項1記載の方法。

従来、シリコン(Si)等の半導体基板表面を平坦化する方法として、研磨材等を使用する機械的研磨法が知られている。またRCA洗浄やアルカリ溶液を用いたウェット(湿式)異方性エッチングもある種の平坦化法に属する。

## 3. 発明の詳細な説明

## 〔概要〕

## 〔発明が解決しようとする課題〕

半導体基板の平坦化法に係り、特にガスを用いた乾式法による半導体基板の平坦化法に関し、

上記の表面研磨により半導体基板表面を平坦化する場合原子レベルでの超微細なコントロールによる平坦化は作業上非常に困難でしかも多大な時間を要する。また溶液を用いたいわゆる湿式法による平坦化法では、今後、ますます微細化されるLSI製造において、基板表面に形成した微細幅のトレンチ(溝)底面の平坦化が難かしく、また

乾式法によって半導体基板表面を平坦化することを目的とし、

HFガス、H<sub>2</sub>希釈のF<sub>2</sub>ガス、あるいはそれらを含む混合ガス中に半導体基板を暴露することを構成とする。

平坦化後に水洗を要しコストアップを招いたり、また平坦化されるべき結晶面の限定を要する等の問題があった。現在そして将来のLSI製造において、RIE等のエッチング後に生じる基板表面の荒れはその後のプロセスに悪い影響を与えデバイス特性が直接響いてくる。

そこで、本発明は、乾式法によって半導体基板表面を平坦化することを目的とする。

#### 〔課題を解決するための手段〕

上記課題は、本発明によればHFガス、 $H_2$ 希釈の $F_2$ ガス、あるいはそれらを含む混合ガス中に半導体基板を曝露することを特徴とする半導体基板の平坦化法によって解決される。

すなわち本発明では平坦化しようとするシリコン等の半導体基板をHF（弗化水素）ガスあるいはHFを含有するガス中に、あるいは $H_2$ 希釈の $F_2$ （弗素）ガスあるいはそれらを含有するガス中に単に曝せばよい。なお本発明では上記の如く半導体基板を上記のガス中に暴露するだけでもよい

が該ガスへの紫外線を照射するか、基板と該ガスを加熱することが基板表面とガスとの反応の活性化（平坦化）に好ましい。

#### 〔作 用〕

本発明によれば半導体基板が曝されるHF、 $H_2$ 希釈の $F_2$ ガスまたはそれらの励起分子、原子が該半導体基板の凸部分を選択的によりエッチングするように作用するために該基板表面が平坦化される。

#### 〔実施例〕

以下本発明の実施例を図面を参照して説明する。

第1図は本発明を実施するための装置例である。装置構成は真空槽（処理槽）1、 $F_2$ ガス、 $H_2$ ガス、Arガス等のガス導入系2、排気系（真空ポンプ）3、基板保持加熱機構4、紫外線照射系5から成る。

まず半導体基板としてSiウェハ10をステンレスからなる真空槽1内の基板保持加熱機構上に配

設する。特にその加熱機構は保持機構裏面にヒータ11として設けられている。

次に $F_2$ ガス1重量%、 $H_2$ ガス50重量%、Arガス49重量%濃度の混合ガスを、ガス導入系2から真空槽1内へ総流量1ℓ/分、圧力は常圧で導入し、同時に低圧水銀ランプ12を用いて石英窓13を介して上記混合ガスとSiウェハ10を1時間紫外線照射した。

その結果Siウェハ表面の垂直方向の粗さがRMS(Root Mean Square)で0.8nmから0.6nmに平坦化することができた。

次に第2の実施例として、HFガス5重量%で他は窒素ガス( $N_2$ )ガス希釈の混合ガスを真空槽1内へ導入し、ヒータ11でSiウェハ10を約500℃の温度に保持し、紫外線照射を施さず、それ以外は上記実施例と同様にして平坦化を行なった。

その結果Siウェハ表面の粗さがRMSで0.8nmから0.6nmに平坦化することができた。

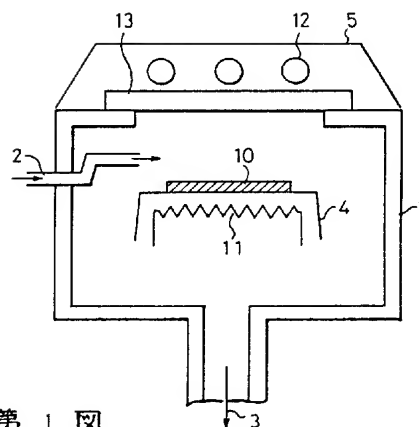
#### 〔発明の効果〕

以上説明した様に本発明によれば、単に半導体基板を所定のガス中に曝露するだけで該基板の表面を平坦化することができる。本方法では従来問題であったトレンチ底部の平坦化を可能にし、また工程短縮等のメリットも得られる。

#### 4. 図面の簡単な説明

第1図は本発明を実施するための装置例の模式断面図である。

- |           |             |
|-----------|-------------|
| 1…真空槽、    | 2…ガス導入系、    |
| 3…排気系、    | 4…基板保持加熱機構、 |
| 5…紫外線照射系、 | 10…Siウェハ、   |
| 11…ヒータ、   | 12…水銀ランプ、   |
| 13…石英窓。   |             |



第 1 図

- |            |          |
|------------|----------|
| 1…真空槽      | 10…S,ウェハ |
| 2…ガス導入系    | 11…ヒータ   |
| 3…排気系      | 12…水銀ランプ |
| 4…基板保持加熱機構 | 13…石英窓   |
| 5…紫外線照射系   |          |

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : **04-146620**

(43)Date of publication of  
application : **20.05.1992**

(51)Int.Cl.

**H01L 21/302**

(21)Application  
number : **02-269326**

(71) **FUJITSU LTD**  
Applicant :

(22)Date of filing : **09.10.1990**

(72)Inventor : **AOYAMA ATSUYUKI**

## (54) METHOD OF FLATTENING SEMICONDUCTOR SUBSTRATE

### (57)Abstract:

**PURPOSE:** To flatten the surface of a semiconductor substrate using a dry-type method by exposing the semiconductor to HF gas, H<sub>2</sub>-diluted F<sub>2</sub> gas or the mixed gas containing these gases.

**CONSTITUTION:** An Si wafer 10 is arranged as a semiconductor substrate on the substrate retaining and heating mechanism located in a stainless steel vacuum vessel 1. Especially, the heating mechanism is provided on the reverse side of the retaining mechanism as a heater 11. Then, the mixed gas consisting of F<sub>2</sub> gas of 1wt.%, H<sub>2</sub> gas of 50wt.% and Ar gas of 49wt.% of 1/min. in total quantity is introduced into the vacuum vessel 1 from a gas introducing system 2 at the normal pressure, and at the same time, ultraviolet rays are made to irradiate for one hour on the mixed gas and the Si wafer 10 through the immediately of a quartz window using a mercury lamp 12. As a result, the coarseness in vertical direction on the Si wafer surface can be flattened from 0.8mm to 0.6mm in RMS(Root Mean Square).

